

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 10003971 A

(43) Date of publication of application: 06.01.98

(51) Int. Cl

H01R 23/68

(21) Application number: 08154302

(71) Applicant: PFU LTD

(22) Date of filing: 14.06.96

(72) Inventor: SAKAMOTO KOICHIRO

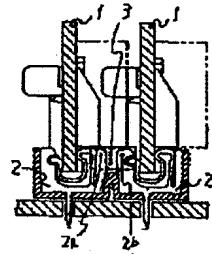
(54) CONNECTOR FOR SIMM

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a structure of high noise resistance and high signal waveform recognition property in a memory module as for a connector of what is called SIMM a single in-line memory module(SIMM) of a connection type in which plural memory modules are inserted as a sub-printed circuit boards to be connected to a main printed circuit board in an information processing device.

SOLUTION: A contact 2 which corresponds to a signal, a power source, and a ground line commonly connected to memory modules 1 is short-circuited with the contact 2 of the adjacent memory module 1 by a short-circuiting plate 3. By this means, length of wiring of the signal commonly connected to the memory modules 1 is reduced, and the power source and the ground line can be strengthened by the short-circuiting plate 3, thereby high noise resistance is achieved, with signal waveform recognition work facilitated.

COPYRIGHT: (C)1998,JPO



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-3971

(43) 公開日 平成10年(1998)1月6日

(51) Int.Cl.  
H 01 R 23/68

識別記号  
303

庁内整理番号  
7815-5B

F I  
H 01 R 23/68

技術表示箇所  
303H

審査請求 未請求 請求項の数3 O.L (全4頁)

(21) 出願番号 特願平8-154302

(22) 出願日 平成8年(1996)6月14日

(71) 出願人 000136136

株式会社ピーエフユー

石川県河北郡宇ノ気町字宇野気又98番地の  
2

(72) 発明者 坂元 航一郎

石川県河北郡宇ノ気町字宇野気又98番地の  
2 株式会社ピーエフユー内

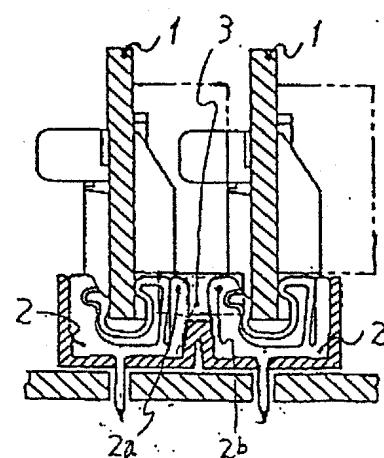
(54) 【発明の名称】 S I MM用コネクタ

(57) 【要約】

【課題】 本発明は、情報処理装置の複数のS I MMと略称されるメモリーモジュールを子プリント回路板として挿入させて親プリント回路板に接続する連結形のS I MM用コネクタの構造に関わり、メモリーモジュールの耐ノイズ性および信号波形の確認性の高い構造の実現に関する。

【解決手段】 本発明は、各メモリーモジュール1相互に共通して接続する信号や電源およびグランドラインに応するコンタクト2と隣接するメモリーモジュール1のコンタクト2とをショート板3によって短絡する構成とした。この手段によって、各メモリーモジュール1相互に共通して接続する信号の配線の長さが減少し、電源およびグランドラインがショート板3によって強化ができるため、耐ノイズ性が高く、信号波形の確認作業が容易になるS I MM用コネクタを提供する。

本発明の原理図



## 【特許請求の範囲】

【請求項1】 情報処理装置の複数のメモリーモジュールを子プリント回路板として挿入させて親プリント回路板に接続する連結形のS I MM用コネクタにおいて、各メモリーモジュール(1)相互に共通して接続する信号や電源およびグランドラインに対応するコンタクト

(2)と隣接するメモリーモジュール(1)のコンタクト(2)とを短絡するショート板(3)を備えたことを特徴とするS I MM用コネクタ。

【請求項2】 前記ショート板(3)の中間にチェック穴(4)を構成したことを特徴とする請求項1記載のS I MM用コネクタ。

【請求項3】 各メモリーモジュール(1)相互に共通して接続する信号を代表する箇所および当該メモリーモジュール(1)に専用して接続する箇所のみに親プリント回路板(5)と接続するターミナルポスト(6)を構成したことを特徴とする請求項1記載のS I MM用コネクタ。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、情報処理装置の複数のS I MM(SINGLE IN-LINE MEMORY MODULE)と略称される小さなプリント配線板にDRAMなどのメモリー素子を複数個実装したメモリーモジュールを子プリント回路板として挿入させて親プリント回路板に接続する連結形のS I MM用コネクタの構造に関わり、メモリーモジュールの耐ノイズ性および信号波形の確認性の高い構造の実現に関する。

## 【0002】

【従来の技術】 図4に示す従来例の連結形のS I MM用コネクタは、各メモリーモジュール51相互に共通して接続する信号等の存在を意識することなく全てのコンタクト52を完全に独立させた構造で構成してきた。このことによって、各メモリーモジュール51相互に共通して接続する信号の配線の長さに冗長ができ、隣接する信号ラインとの干渉が発生するため、耐ノイズ性に悪影響を与える。さらに信号波形の確認において、メモリーモジュール51の部品の端子を直接触れて行うことになるため、高密度に実装された場合には確認作業が困難になる問題がある。

## 【0003】

【発明が解決しようとする課題】 本発明は、前記の従来の連結形のS I MM用コネクタの次の問題点の解決を課題とする。①全てのコンタクトを完全に独立させた構造により、各メモリーモジュール相互に共通して接続する信号の配線の長さに冗長ができ、隣接する信号ラインとの干渉が発生するため、耐ノイズ性に悪影響を与える。②信号波形の確認において、メモリーモジュールの部品の端子を直接触れて行うことになるため、高密度に実装された場合には信号波形の確認作業が困難になる。

## 【0004】

【課題を解決するための手段】 本発明は上記問題を解決するために、各メモリーモジュール1相互に共通して接続する信号や電源およびグランドラインに対応するコンタクト2と隣接するメモリーモジュール1のコンタクト2とをショート板3によって短絡する構成とした。この手段によって、各メモリーモジュール1相互に共通して接続する信号の配線の長さが減少し、電源およびグランドラインがショート板3によって強化ができるため、耐ノイズ性が高く、信号波形の確認作業が容易になるS I MM用コネクタを提供する。

## 【0005】

【発明の実施の形態】 まず、請求項1の第1の発明においては、図1に示すように、各メモリーモジュール1相互に共通して接続する信号や電源およびグランドラインに対応するコンタクト2と隣接するメモリーモジュール1のコンタクト2とをショート板3によって短絡する構成とした。この手段によって、各メモリーモジュール1相互に共通して接続する信号の配線の長さが減少し、電源およびグランドラインがショート板3によって強化ができるため、耐ノイズ性を高くできる作用を得る。

【0006】 次に、請求項2の第2の発明においては、図2に示すように、前記ショート板3の中間にチェック穴4を構成した。この手段によって、信号波形の確認において、メモリーモジュール1の部品の端子を直接触れて行わないため、高密度に実装された場合でも確認作業が容易にできる作用を得る。

【0007】 また、請求項3の第3の発明においては、図3に示すように、親プリント回路板5と接続するターミナルポスト6を各メモリーモジュール1相互に共通して接続する信号を代表する箇所および当該メモリーモジュール1に専用して接続する箇所のみに構成した。この手段によって、各メモリーモジュール1相互に共通して接続する信号の配線の長さを減少できるため、他の信号ラインとの干渉の発生を回避して耐ノイズ性が高く、親プリント回路板5の信号線の配線領域を拡大し電源およびグランドラインの強化ができる作用を得る。

## 【0008】

【実施例】 以下、図1ないし図3の本発明に関するメモリーモジュール1の挿入と抜去時にメモリーモジュール1のプリントコンタクト側を中心に曲げることで少しの力で挿入と抜去が出来るタイプのコネクタで2枚のメモリーモジュール1を挿入させるS I MM用コネクタの場合の実施例の図面を参照して説明する。

【0009】 図1ないし図3の本発明に関する実施例の図面に用いた符号について一括して以下に説明する。1は情報処理装置のS I MMと略称されるメモリーモジュールである。2はメモリーモジュール1の信号や電源およびグランドラインを親プリント回路板5と接続するコンタクトである。3は隣接するメモリーモジュール1の

コンタクト2間を短絡するショート板である。4はショート板3の中間に設けたチェック穴である。5はメモリーモジュール1を子プリント回路板とする親プリント回路板である。6はS I MM用コネクタと親プリント回路板5とを接続するターミナルポストである。

【0010】図1は、本発明の原理図である。同図において、各メモリーモジュール1相互に共通して接続するアドレスやデータの信号や電源およびグランドラインに対応するコンタクト2の2a部と隣接するメモリーモジュール1のコンタクト2の2b部との間を薄いばね材をくの字形に曲げたショート板3によってハウジングのスリットを通して短絡する構成とした。このことによつて、各メモリーモジュール1相互に共通して接続する信号の配線の長さを減少し、電源およびグランドラインがショート板3によって強化ができるため、耐ノイズ性を高くできる。またショート板3の抜去によって特定の信号を切断した試験も可能となる。

【0011】図2は、本発明の請求項2実施例図である。同図において、前記薄いばね材をくの字形に曲げたショート板3の中間の上面を折り曲げてチェック穴4を構成した。このことによって、信号波形の確認において、メモリーモジュール1の部品の端子を直接触れて行わないでS I MM用コネクタ上部のチェック穴4で行うため、高密度に実装された場合でも確認作業が容易にできる。

【0012】図3は、本発明の請求項3実施例図である。同図において、親プリント回路板5と接続するS I MM用コネクタのターミナルポスト6を各メモリーモジュール1相互に共通して接続する信号を代表する箇所および当該メモリーモジュール1に専用して接続する箇所のみに構成した。このことによつて、各メモリーモジュール1相互に共通して接続する信号の配線の長さを減少できるため、他の信号ラインとの干渉の発生を回避して耐ノイズ性が高く、親プリント回路板5では信号線のターミナルポスト6挿入のための穴が減少して配線領域が拡大し電源およびグランドラインの強化ができる。

【0013】なお本明細書では、2枚のメモリーモジュールの連結形S I MM用コネクタの構造を述べたが3枚以上のメモリーモジュールの連結形S I MM用コネクタの構造であつても、本発明の構成手段の利用で、同様の効果が得られる。

【0014】

【発明の効果】以上説明した本発明の効果について、請求項順に説明する。

【0015】請求項1記載の構成を備えたS I MM用コネクタは、各メモリーモジュール相互に共通して接続する信号や電源およびグランドラインに対応するコンタクトと隣接するメモリーモジュールのコンタクトとをショート板によって短絡する構成とした。このことによつて、各メモリーモジュール相互に共通して接続する信号の配線の長さが減少し、電源およびグランドラインがショート板によって強化ができるため、耐ノイズ性を高くできる。またショート板の抜去によって特定の信号を切断した試験も可能となる。

【0016】請求項2記載の構成を備えたS I MM用コネクタは、前記ショート板の中間にチェック穴を構成した。このことによつて、信号波形の確認において、メモリーモジュールの部品の端子を直接触れて行わないでチェック穴で行うため、請求項1記載の構成に加えて、高密度に実装された場合でも信号波形の確認作業が容易にできる。

【0017】請求項3記載の構成を備えたS I MM用コネクタは、親プリント回路板と接続するターミナルポストを各メモリーモジュール相互に共通して接続する信号を代表する箇所および当該メモリーモジュールに専用して接続する箇所のみに構成した。このことによつて、各メモリーモジュール相互に共通して接続する信号の配線の長さを減少できるため、請求項1記載の構成に加えて、親プリント回路板の信号線のターミナルポスト挿入のための穴が減少して配線領域が拡大し当該領域を利用して電源およびグランドラインの強化ができる。

#### 【図面の簡単な説明】

【図1】本発明の原理図である。

【図2】本発明の請求項2実施例図である。

【図3】本発明の請求項3実施例図である。

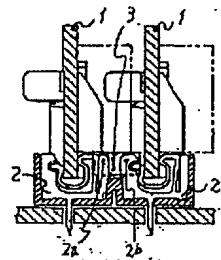
【図4】従来例の構造図である。

#### 【符号の説明】

- 1 メモリモジュール
- 2 コンタクト
- 3 ショート板
- 4 チェック穴
- 5 親プリント回路板
- 6 ターミナルポスト

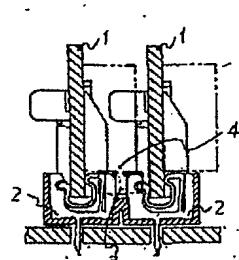
【図1】

本発明の原理図



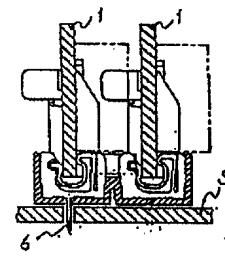
【図2】

本発明の請求項2実施例図



【図3】

本発明の請求項3実施例図

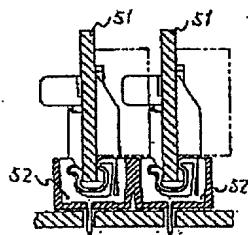


1 メモリーモジュール 5 親プリント回路板  
2 コンタクト 6 ターミナルポスト

1 メモリーモジュール 2 コンタクト  
3 ショート板 4 チェック穴

【図4】

従来例の構造図



51 メモリーモジュール 52 コンタクト